

Serijski komunikacioni protokoli

- RS232 kao standard kako se šalju nule i jedinice serijskom vezom
- Asinhrona serijska komunikacija
Klasična serijska komunikacija (SCI)
- Sinhrona serijska komunikacija
SPI
I2C



RS232

- RS232 je jedan od najčešće korišćenih standarda za serijsku komunikaciju
- Definisan još 1969 godine
- To je standard koji definiše kako nule i jedinice treba električno prenositi između različitih uređaja. Standard uključuje definiciju naponskih nivoa, ali i drugih signala koje treba koristiti u komunikaciji
- Pošto daje samo uputstva za električne karakteristike signala može se koristiti sa različitim protokolima bilo sinhronim bilo asinhronim, mada se najčešće povezuje sa asinhronom komunikacijom



RS232

- RS232 je primer nebalansiranog protokola, gde se nule i jedinice prenose korišćenjem negativnog i pozitivnog napona
- Logička jedinica je predstavljena naponskim nivoom od -3V do -15V (u praksi najčešće -12V)
- Logička nula je predstavljena naponskim nivoom od +3V do +15V (u praksi najčešće +12V)
- Svi signali van ovih opsega smatraju se nedefinisanim i ignorišu se
- Pošto ovi naponski nivoi ne odgovaraju naponskom nivou od 0V do +5V koji standardno imamo kod mikrokontrolera, komunikacioni interfejs mora imati mogućnost prevođenja ovog naponskog opsega u opsege definisane RS232 protokolom i nazad u opseg od 0V do +5V



RS232

- Maksimalno dozvoljeno rastojanje između transmitera i risivera je 15m
- Protokol može da koristi half ili pun duplex
- RS232 definiše dva tipa interfejsa: **Data Terminal Equipment (DTE)** koji koristi transmisioni pin (TD) kao izlaz i **Data Communication Equipment (DCE)** koji ovaj pin koristi kao ulazni
- DTE treba da ima muški konektor, dok DCE treba da ima ženski konektor

RS232 muški
konektor

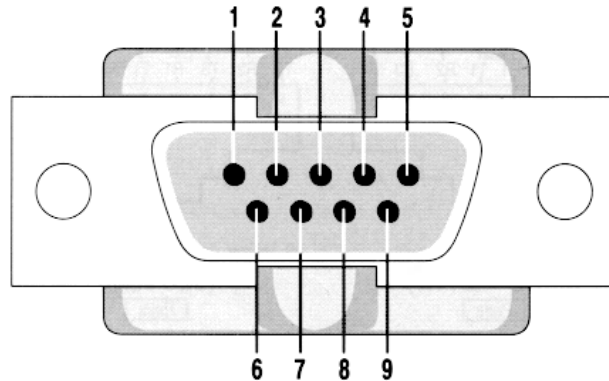


RS232 ženski
konektor



RS232

- RS232 standard definiše dva tipa konektora. Konektor sa punom funkcionalnošću ima 25 pinova, dok konektor koji ne sadrži neke specifične pinove koji se retko koriste, ima 9 pinova.
- Devetopinski konektor se mnogo češće koristi u praksi, ali nema predviđen pin za clock signal, tako da se koristi samo kod asinhronih serijskih protokola



Pin	Signal	Pin	Signal
1	Data Carrier Detect	6	Data Set Ready
2	Received Data	7	Request to Send
3	Transmitted Data	8	Clear to Send
4	Data Terminal Ready	9	Ring Indicator
5	Signal Ground		



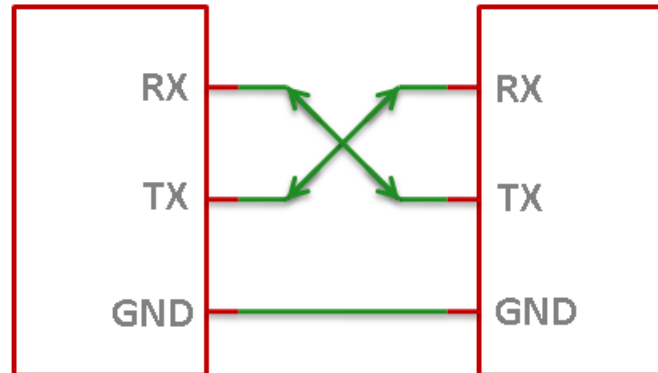
Asinhrona serijska komunikacija (SCI)

- Kod asinhronne serijske komunikacije predajnik i prijemnik ne koriste zajednički clock signal, već svaki koristi svoj sopstveni clock. Sinhronizacija se ostvaruje na drugi način
- Predajna strana ima svoj clock koji određuje frekvenciju slanja podataka na serijskoj liniji. Ova frekvencija se meri brojem digita po sekundi (**Baud**)
- Postoji mogućnost da se pametnim kodovanjem više bitova enkoduju u okviru jednog digita, pa je frekvencija prenosa bita obično veća od Bauda
- Tipične Baud brzine su 9600, 38400, 115200



Asinhrona serijska komunikacija (SCI)

- Najjednostavniji oblik asinhronne serijske komunikacije SCI podrazumeva tri komunikacione linije. Po jednu za slanje (TX) i prijem (RX) podataka i jednu liniju za zajedničku masu (GND).
- Pri komunikaciji dva uređaja linije za slanje (TX) i prijem (RX) moraju biti ukrštene kako bi linija za slanje jednog uređaja bila linija za prijem drugog i obrnuto



Asinhrona serijska komunikacija (SCI)

- Pošto i predajnik i prijemnik rade svak sa svojim internim clock signalom, a ovi clock signali mogu vremenom da driftuju, tako da im se menja i frekvencija, ali i fazaa, sinhronizacija dva uređaja mora da se ostvari na drugi način – specijalnim kodovanjem u okviru signala kojima se prenose informacije
- Sinhronizacija se postiže slanjem **start bita** na početku poslate reči. **Start bit** služi da retriggeruje clock prijemnika
- Kada se ne emituje nikakva poruka, naponski nivo na transmisionoj liniji je visok.
- Start bit se sastoji od jednog clock intervala sa niskim naponskim nivoom
- Posle slanja start bita, šalju se bitovi podataka, gde se prvo šalje last significant bit (LSB)
- Broj poslatih bita može biti od 5 do 8



Asinhrona serijska komunikacija (SCI)

- Po slanju bitova za podatke obično se šalje **parity bit** koji služi za proveru ispravnosti primljene pošiljke
- Po slanju pariti bita, šalje se **stop bit**, što je u suštini povratak na idle stanje transmisionog kanala (visok naponski nivo)
- Broj stop bita se može specificirati na 1, 1.5 ili 2, što znači da se praktično ovoliko ciklusa clock signala mora sačekati pre slanja sledeće reči



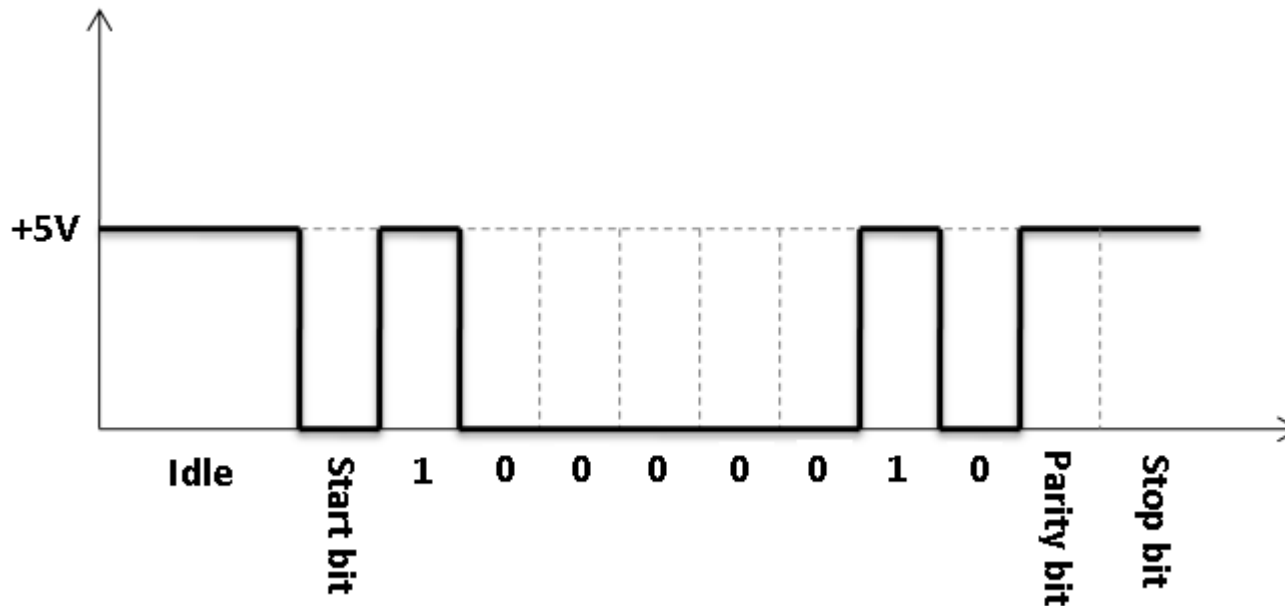
Asinhrona serijska komunikacija (SCI)

- U toku prenosa podataka, može doći do pogrešnog prijema reči usled delovanja šuma i spoljašnjih poremećaja
- Pogrešan prijem nastaje kada se neki od primljenih bitova pogrešno interpretira kao logička 0, a poslat je kao logička jedinica i obrnuto
- Način da se detektuje da li je do greške došlo jeste korišćenje parity bita na kraju poslate sekvence
- Parity bit može da se postavi tako da ukupan broj poslatih jedinica bude paran ili neparan



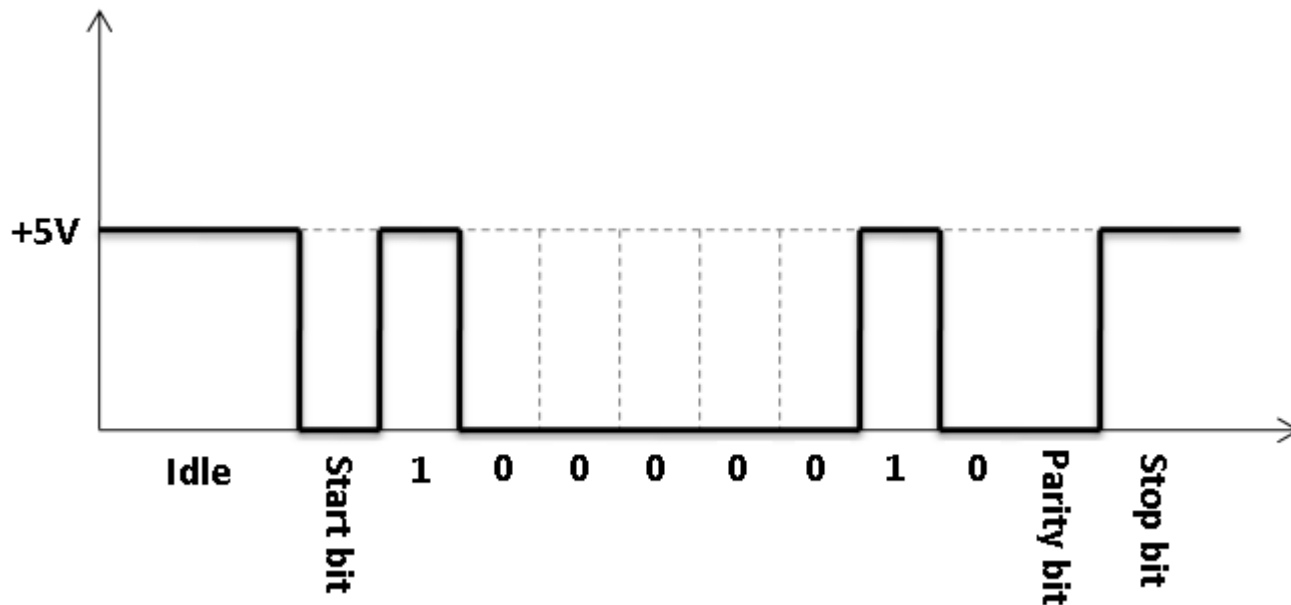
Asinhrona serijska komunikacija (SCI)

- Ukoliko želimo da broj bitova sa logičkom jedinicom bude neparan (**odd parity**), a sama poruka sadrži neparan broj jedinica, parity bit se postavlja na 0. Ukoliko poruka sadrži paran broj jedinica, parity bit se postavlja na 1



Asinhrona serijska komunikacija (SCI)

- Ukoliko želimo da broj bitova sa logičkom jedinicom bude paran (**even parity**), a sama poruka sadrži neparan broj jedinica, parity bit se postavlja na 1. Ukoliko poruka sadrži paran broj jedinica, parity bit se postavlja na 0



Asinhrona serijska komunikacija (SCI)

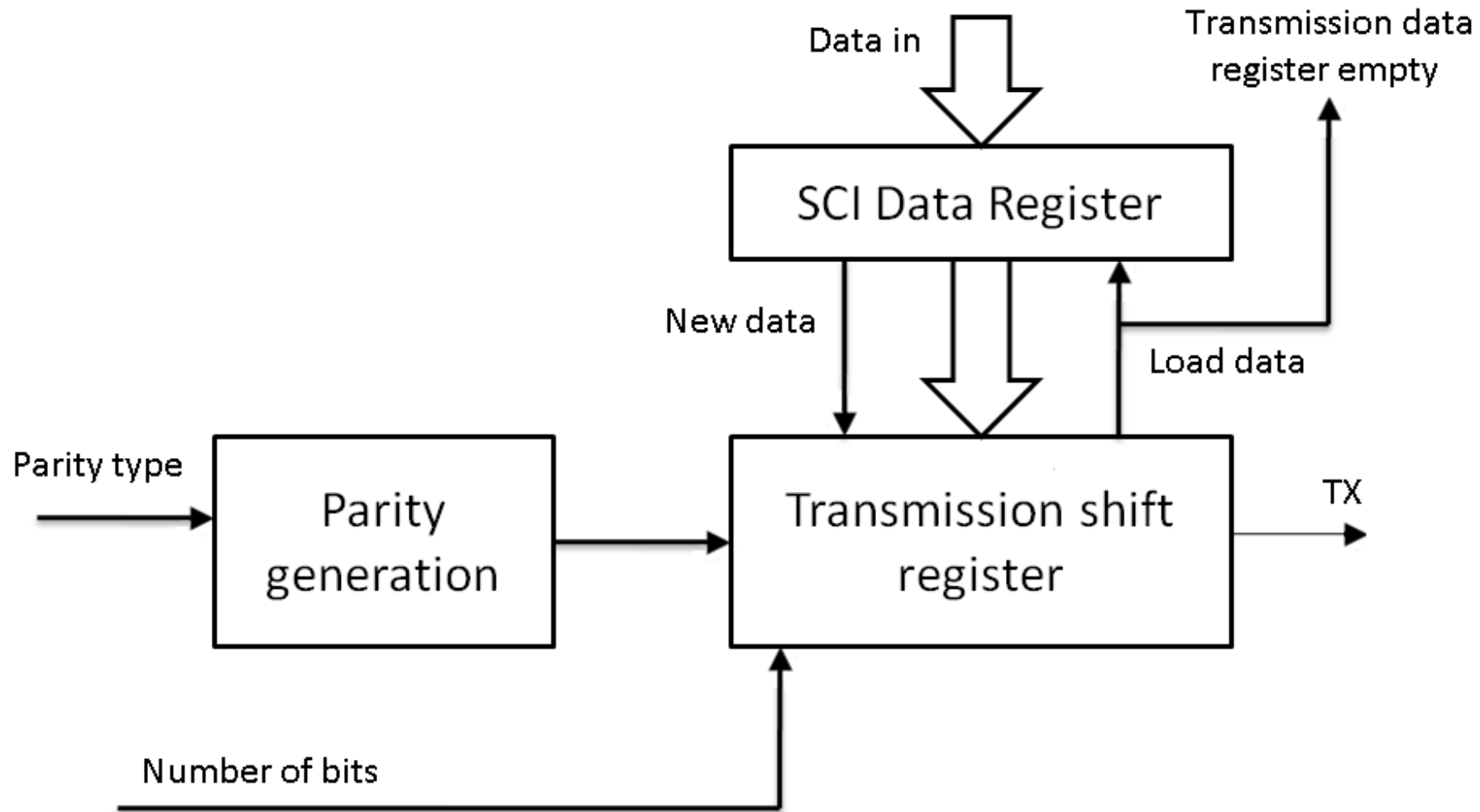
- Upotrebom parity bita može se detektovati neparan broj grešaka u prenosu bitova
- Postoje još dva načina korišćenja parity bita:
 - Parity bit može uvek da se postavi na nulu (bez obzira na broj jedinica u poruci) – takozvani **space parity**. Greška se detektuje ukoliko je parity bit pogrešno pročitao kao 1
 - Postoji mogućnost da se parity bit uvek postavi na 1 (bez obzira na broj jedinica u poruci) – takozvani **mark parity**
- Postoje i drugi, sofisticiraniji načini detekcije greške kao što je **Hamming kod**

Asinhrona serijska komunikacija (SCI)

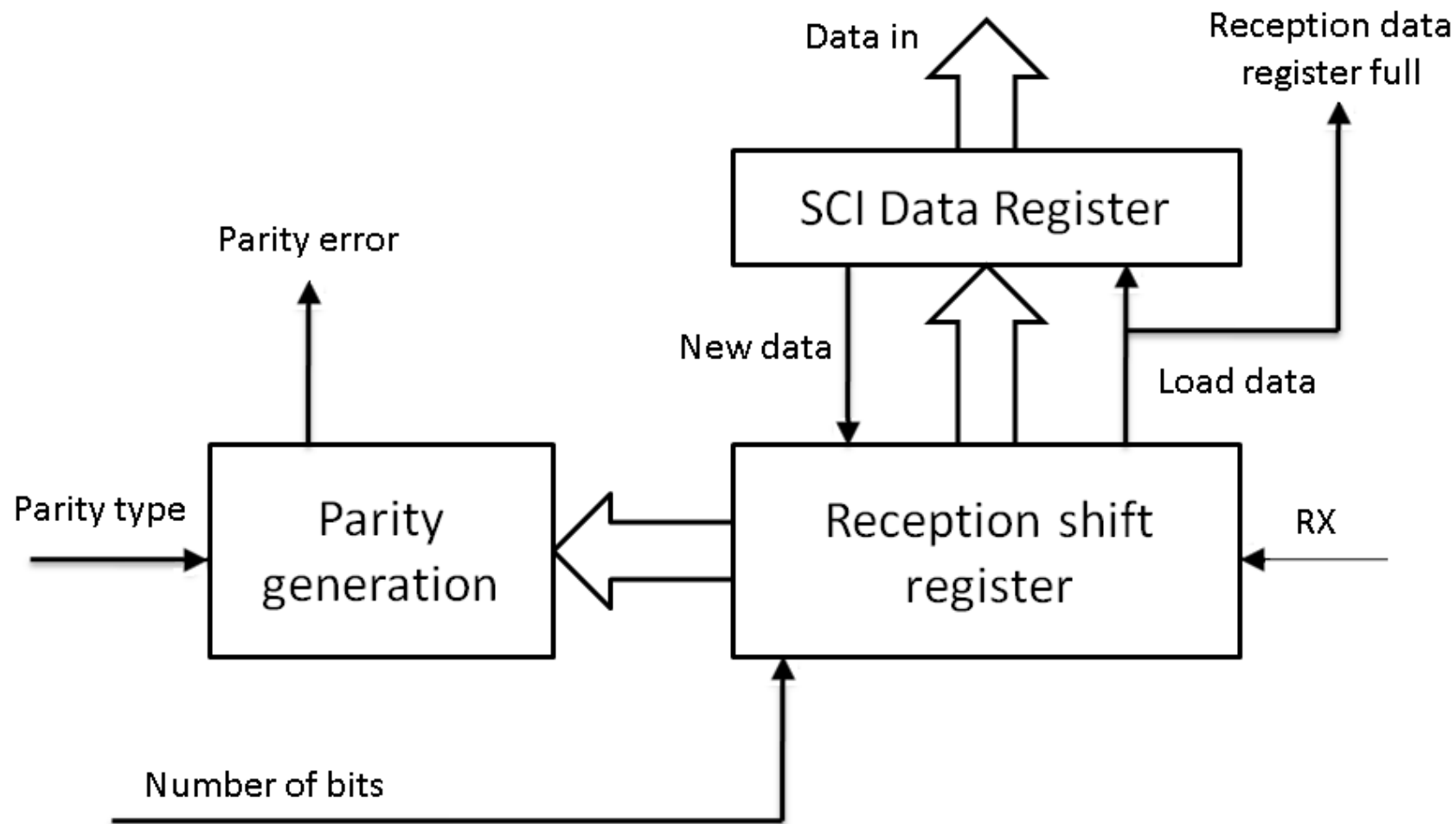
- Pored standardnih linija za slanje (TX) i prijem (RX) podataka i zajedničke mase (GND) SCI komunikacija ponekad može da ima i dodatne komunikacione linije
- **Data Terminal Ready (DTR)** kojim se signalizira želja za slanjem podataka i eventualna želja da se suspenduje transfer - ovaj signal omogućava takozvani hardverski handshaking
- Postoji i softverski hadshaking u okviru koga risiver šalje **XOF** kod (decimalno 19, heksadecimalno 0x13) kojim traži od transmitera da prekine slanje, dok kod **XON** (decimalno 17, heksadecimalno 0x11) šalje kao poruku transmiteru da nastavi sa slanjem tamo gde je stao



Tipična predajna sekvenca



Tipična prijemna sekvenca



Ostali RS standardi

- Postoji nekoliko dodatnih standarda koji mogu da zamene RS232 u aplikacijama gde je potrebna komunikacija na većim daljinama i sa većim brzinama
- **RS423** – nebalansirani standard koji dozvoljava jedan transmiter i 10 risivera uz maksimalnu brzinu od 100 Kbps na 12 metara, odnosno 1 Kbps na 120 metara
- **RS422** – dozvoljava isti broj transmitera i risivera kao i RS423, ali brzinu od 12 Mbps na 12 metara i 100 Kbps na 1200 m
- **RS485** – nebalansirani protokol koji dozvoljava 32 transmitera i 32 risivera uz brzinu protoka od 35 Mbps na 12 metara i 100 Kbps na 1200 metara



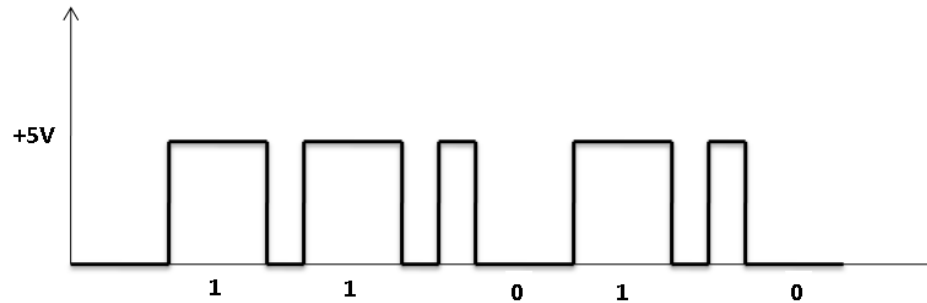
Sinhrona serijska komunikacija

- Kod sinhronne komunikacije i predajnik i prijemnik koriste isti sinhronizacioni izvor
- Sinhronizacioni signal može biti ugrađen u okviru podataka koji se šalju, a može biti odvojen i na posebnoj liniji
- Tipični protokoli kod kojih uređaji dele clock preko posebne žice:
SPI i I2C



Protokoli sa povratkom na nulu

- Kod ovih protokola poslani signal se vraća na nulu posle svakog poslatog bita
- Jedna mogućnost praktične implementacije je da svaki novi bit koji se šalje započinje sa visokim naponskim nivoom, a završava niskim, a da u zavisnosti od toga da li je poslata logička nula ili jedinica deo bita u sredini bude postavljen na odgovarajući logički nivo

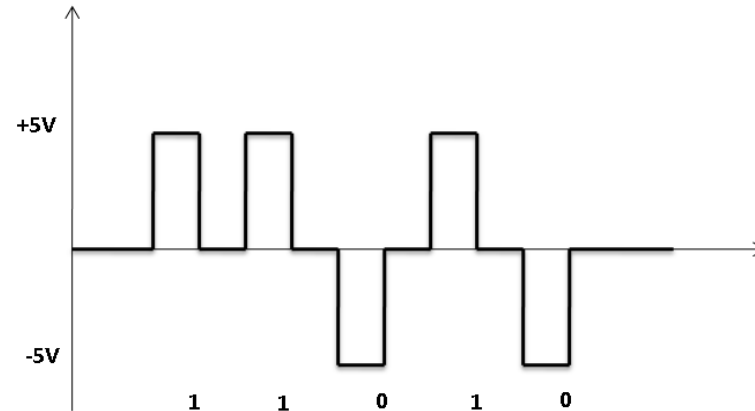


- Ovakvim kodovanjem postiže se da svaki novi bit koji se šalje počinje uzlaznom naponskom ivicom, što se može koristiti za sinhronizaciju



Protokoli sa povratkom na nulu

- Alternativna implementacija bi podrazumevala korišćenje tri naponska nivoa: pozitivan, negativan i nula.
- Svaki novi poslani bit počinje sa naponskom ivicom koja kreće iz nule i ide na pozitivan napon ako je u pitanju logička jedinica, odnosno ide na negativan napon ukoliko je u pitanju logička nula
- U drugoj polovini bitske periode, napon je uvek nula



- Ovime se obezbeđuje da svaki novi poslani bit počinje uzlaznom ili silaznom naponskom ivicom iz nule, što se može iskoristiti za sinhronizaciju



Serijsko periferni interfejs (SPI)

- Ovaj interfejs je razvila Motorola i danas je široko prihvaćen interfejs za komunikaciju između mikrokontrolera i senzora
- Ovaj protokol namenjen je komunikaciji na male razdaljine i može da podrži velike brzine prenosa – tipično desetine Mbps
- SPI komunikacioni sistem se minimalno sastoji iz jednog master uređaja i jednog slave uređaja
- Mreža može sadržati i veći broj slave uređaja, ali samo jedan od njih može biti aktivan i komunicirati sa masterom u datom vremenskom trenutku



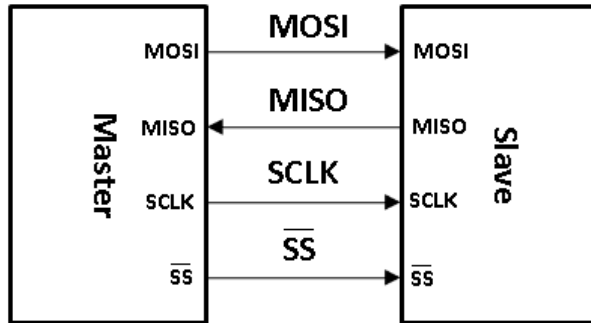
Serijsko periferni interfejs (SPI)

- Master uređaj generiše clock signal za sinhronizaciju koji se posebnom komunikacionom linijom (žicom) šalje svim slave uređajima (SCLK)
- Postoji posebna linija za komunikaciju od mastera ka slejvu (odnosno slejvovima ukoliko ih ima više) – Master Out Slave In (MOSI) i posebna linija za komunikaciju od slejva (odnosno slejvova ukoliko ih ima više) do mastera – Master In Slave Out (MISO)
- Za svaki od slejvova u mreži postoji i signalna linija za selekciju slejva – Slave Select (SS). Ova linija je normalno na logički visokom nivou, a kada master želi da komunicira sa datim slave uređajem postavlja logički nivo na ovoj liniji na nizak. U ovakvoj konfiguraciji veliki broj slave uređaja u mreži zahteva i veliki broj žica za SS signal

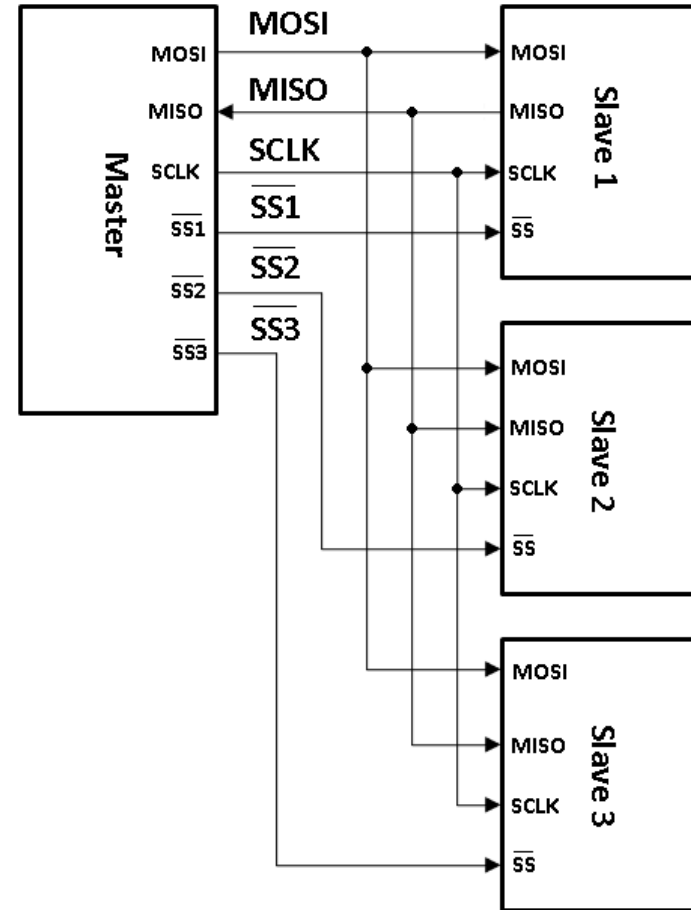


Serijsko periferni interfejs (SPI)

Konfiguracija sa jednim masterom i jednim slaveom



Konfiguracija sa jednim masterom i tri slavea



Serijsko periferni interfejs (SPI)

- Pošto postoje dve linije za prenos podataka koje omogućavaju prenos u dva smera, praktično imamo full duplex komunikaciju
- Zapravo, kada je određeni slave uređaj aktivan, slanje i prijem se odvijaju istovremeno
- Ovo značajno povećava brzinu protoka, međutim treba voditi računa da je moguće da se istovremeno slaveu šalje zahtev sa mastera, a da slave šalje masteru odgovor koji se ne odnosi na taj zahtev koji se trenutno šalje, već na zahtev koji je prethodno poslat
- U praktičnim implementacijama sa SPI standardom treba voditi računa o ovom logičkom kašnjenju



Serijsko periferni interfejs (SPI)

- U zavisnosti od načina generisanja i interpretacije clock signala i signala podataka razlikujemo 4 različita režima rada SPI komunikacionog kanala.
- Clock signal može da se generiše tako što je njegova linija normalno u visokom naponskom stanju i prelazi u nisko naponsko stanje kada treba preneti signal ili obrnuto – linija se normalno nalazi u niskom naponskom stanju i prelazi u visoko naponsko stanje kada treba preneti signal. Ovo je poznato kao osnovna vrednost polariteta impulsa (CPOL)
- Signal podataka se može očitati na početku takt impulsa (prednja ivica – leading edge) ili na kraju takt impulsa (zadnja ivica – trailing edge). Ovo se naziva faza takta (CPHA)

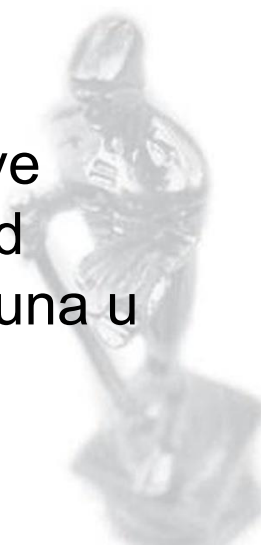


Serijsko periferni interfejs (SPI)

- Četiri moguće konfiguracije SPI protokola

Komb.	CPOL (polaritet)	CPHA (faza)
1	Niski naponski nivo	Prednja ivica
2	Niski naponski nivo	Zadnja ivica
3	Visoki naponski nivo	Prednja ivica
4	Visoki naponski nivo	Zadnja ivica

- Neki uređaji imaju mogućnost izbora između jedne od ove četiri konfiguracione opcije. Međutim postoje i uređaji kod kojih je jedna od opcija fiksirana i o tome treba voditi računa u praktičnoj komunikaciji



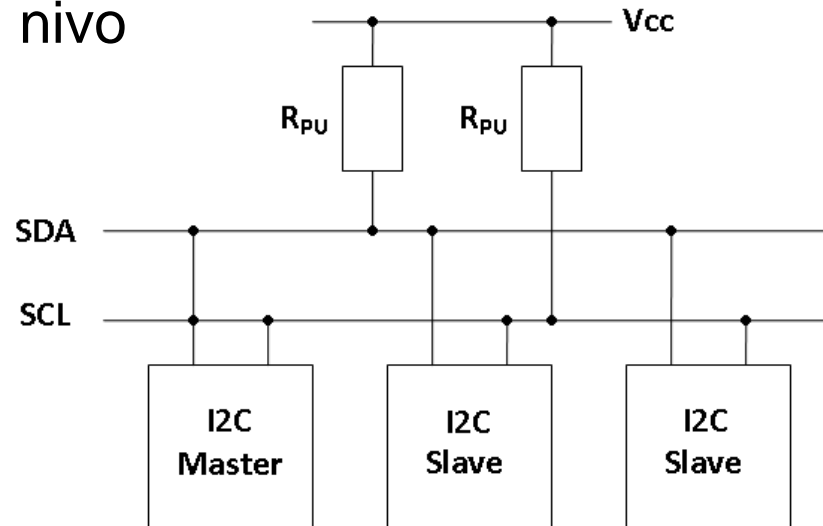
Inter integrated circuit (I2C) bus

- Inter integrated circuit (I2C) standard pokrenuo je Philips za potrebe svoje stereo i TV opreme, ali se standard proširio i koristi se kao jedan od čestih standarda za komunikaciju između uređaja na kratkim razdaljinama
- Postoje tri kategorije I2C magistrala prema brzini: spora (protok ispod 100 Kbps), brza (protok 400 Kbps) i ultra brza (protok 3.4 Mbps)
- Maksimalno rastojanje među uređajima treba da bude manje od 3 metra kada se koristi I2C komunikacija



Inter integrated circuit (I2C) bus

- I2C magistrala ima dve linije. Jednu za slanje podataka (SDA) i jednu za sinhronizacioni clock signal (SCL)
- Magistrala koristi half dupleks i može da ima više master i slave uređaja
- Ne koristi poseban signal za izbor aktivnog slejva i nema dodatne žice za arbitracionu logiku
- SDA i SCL kanali su preko pull up otpornika povezani na visok naponski nivo



Inter integrated circuit (I2C) bus

- Tipična I2C komunikaciona sekvenca se sastoji iz sledećih koraka:
 1. Master šalje signal za start i kontroliše SCL signal
 2. Master šalje jedinstvenu 7 - bitnu adresu kojom se jednoznačno identifikuje slave sa kojim master želi da komunicira
 3. Master šalje read/write bit kojim signalizira da li želi da čita ili šalje podatke. 0 se šalje ukoliko master želi da šalje podatke (write), a 1 ukoliko želi da ih čita (read)
 4. Slave koji je adresiran šalje acknowledge (ACK) bit kojim potvrđuje da je on adresiran i da je primio read/write bit
 5. Transmitter (ili master ili slave) šalje jedan bajt podataka
 6. Receiver šalje ACK bit da potvrdi da je primio poslani bajt podataka



Inter integrated circuit (I2C) bus

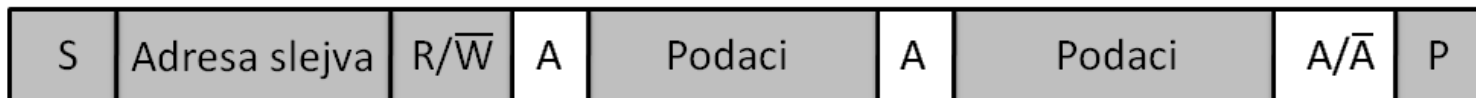
7. Ukoliko treba da se pošalje veći broj podataka faze 5. i 6. se naizmenično ponavljaju
8. U slučaju kada master šalje podatke, posle poslednjeg poslatog bajta, on šalje stop signal (P) da označi da je transmisija završena

U slučaju kada master prima podatke umesto poslednjeg ACK signala, master šalje stop (P) signal kojim signalizira da je prenos završen



Inter integrated circuit (I2C) bus

Komunikaciona sekvenca kada master šalje podatke



'0' write



Od mastera do slejva

S = Start

R/W = read/write

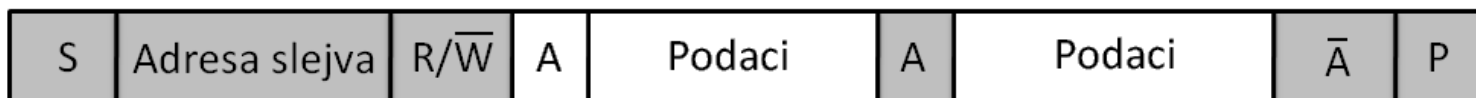


Od slejva do mastera

P = Stop

A = acknowledge

A = not acknowledge

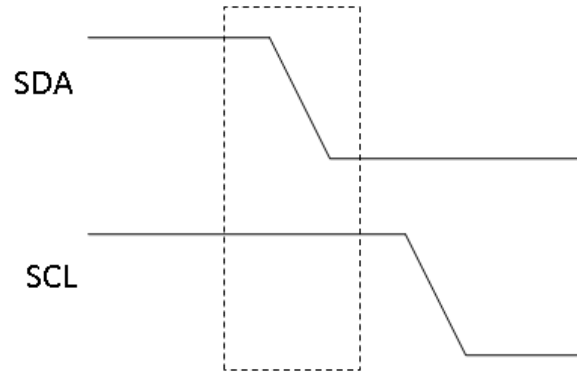


'1' read

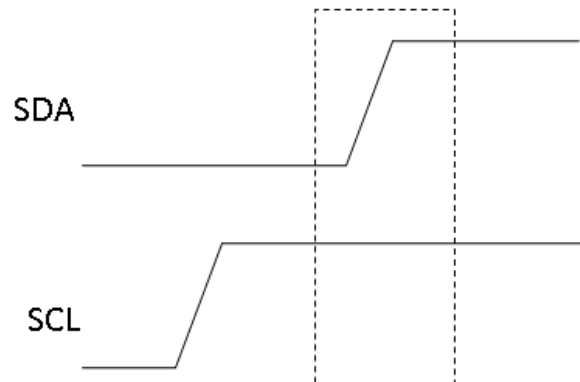
Komunikaciona sekvenca kada master prima podatke

Inter integrated circuit (I2C) bus

- Signal za start je prelazak sa visokog na niski naponski nivo na SDA liniji, dok je SCL linija na visokom naponskom nivou

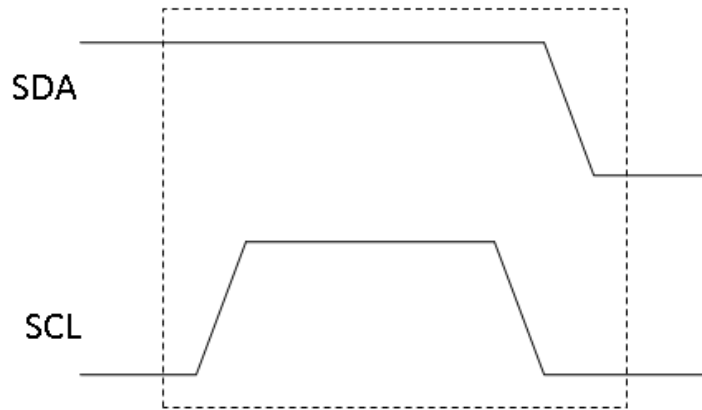


- Signal za kraj prenosa je prelazak sa niskog na visoki naponski nivo na SDA liniji, dok je SCL linija na visokom naponskom nivou

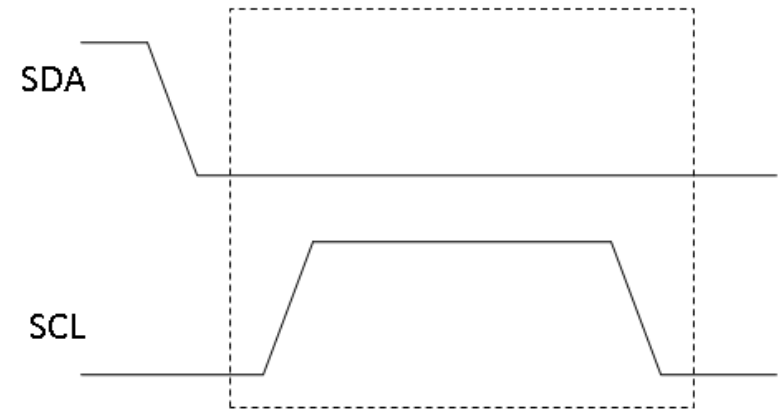


Inter integrated circuit (I2C) bus

- ACK signal se šalje tako što risiver spušta naponski nivo na SDA liniji, dok transmitter pušta da SDA linija ostane na visokom naponskom nivou



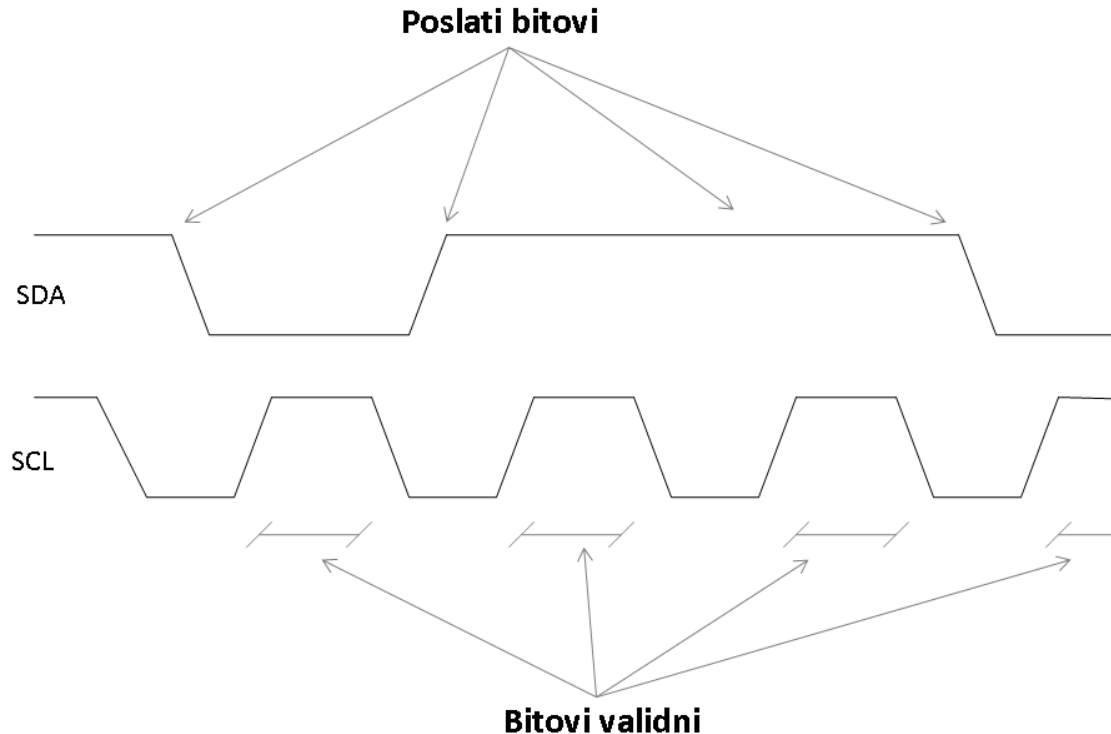
Transmitter čeka na ACK od risivera



Risiver šalje ACK signal

Inter integrated circuit (I2C) bus

- Slanje bitova podataka se odvija dok je SCL signal na niskom naponskom nivou, a poslani bit je validan kada SCL signal pređe sa niskog na visok naponski nivo

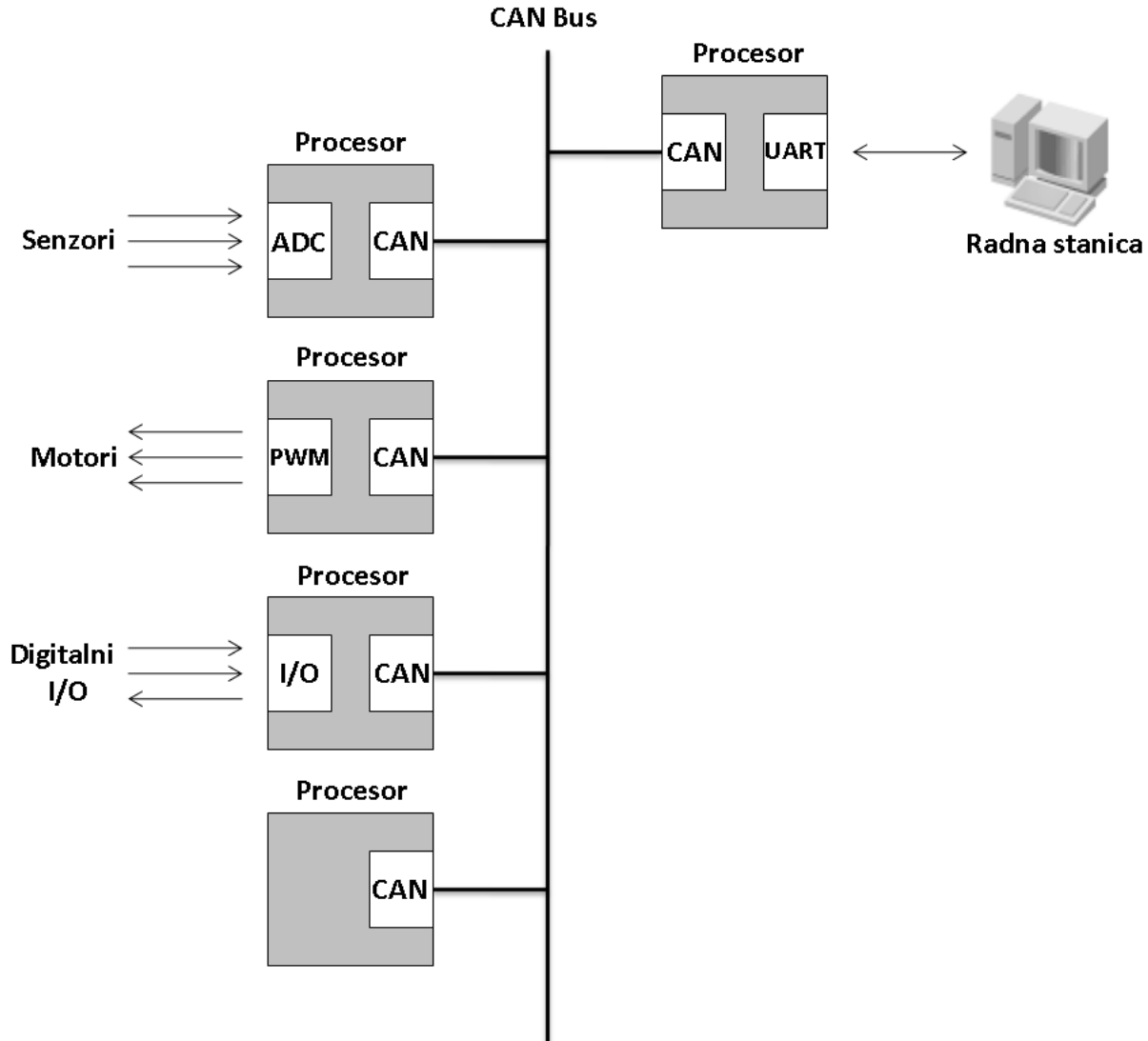


Controller Area Network (CAN)

- Controller Area Network (CAN) standard razvila je 1980 firma Bosch i on je inicijalno bio namenjen za komunikaciju različitih kontrolera i drugih električnih uređaja u okviru automobila
- Standard nastao iz potreba auto industrije gde postoji veliki broj mogućih smetnji i šumova, CAN standard je rezultirao u veoma robusan vid komunikacije koji se danas široko koristi najčešće u industrijskim aplikacijama
- CAN protokol podržava rad sa više mastera u mreži, gde je svaki master uređaj zadužen za prikupljanje podataka sa senzora i upravljanje na lokalnom nivou

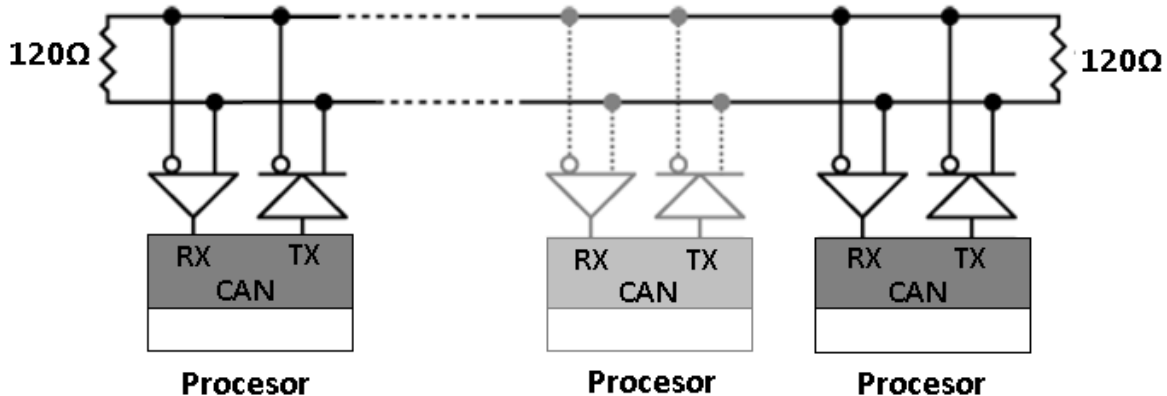


Controller Area Network (CAN)



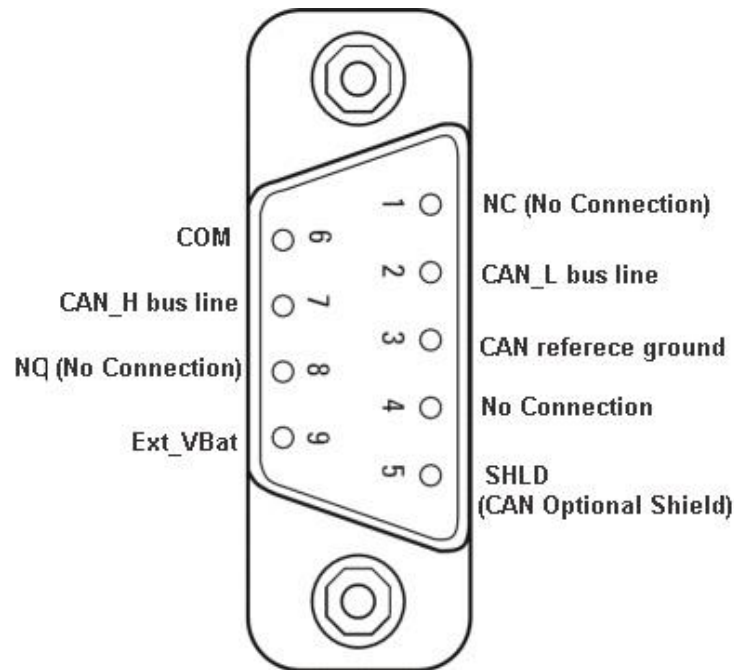
Controller Area Network (CAN)

- CAN standard podrazumeva dvožičnu komunikaciju
- Svaki paket poslat u okviru CAN standrada sadrži adresu uređaja kome je poslat, kao i prioritet poruke
- CAN mreže mogu biti dugčke i do 1000m. Međutim za maksimalni mogući protok od 1Mbps, mrežni kablovi ne bi trebalo da budu duži od 40 m
- Na svakom kraju magistrale treba da se nalaze terminalni otpornici kako bi se izbegla refleksija poruka



Controller Area Network (CAN)

- Prema standardizaciji CAN konektor ima sličan izgled kao RS232 konektor. Pošto je za CAN standard potreban manji broj žica, pojedini pinovi konektora su nepovezani



Ethernet

- Ethernet je najčešće korišćen protokol za povezivanje računara i ostalih perifernih uređaja u mrežu
- Ethernet je nastao 1980, a standardizovan je 1983 kao IEEE 802.3
- Podaci se šalju u vidu paketa
- Svaki paket sadrži preambulu i delimiter paketa
- Paket počinje posle delimitera i u preambuli sadrži MAC adrese pošiljaoca i primaoca



Ethernet

- Prema standardu konektor za Ethernet ima sledeći izgled i pinout

